

第四章 EDA 技術與產業分析

第一節 EDA 技術發展歷程

電子設計自動化 (EDA, Electronic Design Automation; 以下簡稱 EDA) 泛指利用電腦軟體工具將複雜的電子產品設計過程自動化, 以縮短產品開發時間, 可協助 IC 設計工程師設計電子產品, 提高 IC 設計公司的市場競爭力, EDA 技術可說是半導體產業的源頭, EDA 產業也可說是半導體產業鏈中「上游中的上游」。

(一) EDA 技術的發展三階段

EDA 技術的發展三階段主要分為三個階段, 茲分述如下:

(1) 第一階段: 技術新創期 (1964 年~1978 年)

在此創始期階段中, 由於是技術創新階段, 創新先驅者率先進入 EDA 技術研發, 而此時技術發展者大多是學術研究單位或是當時大型企業研發單位的研究人員, 學術研究單位如柏克萊大學、南加大和密西根大學等, 大型企業的研發單位如 IBM、CDC 或是貝爾實驗室(Bell Lab)等都有進行相關的研究與專案開發, 此階段的特色是極度創新而少量的參與研究者與研究報告(Paper)。

發展的新創技術包括電路模擬(Circuit Simulation)、邏輯模擬與測試(Logic Simulation and testing)、時序模擬(MOS timing Simulation)、繞線(Wiring Routing) 等。而此時也有少數新創 EDA 公司成立如 1969 年成立的 Applicon 公司, 1970 年成立的 Calma 公司, 和 1972 年成立的 Computervision 公司等, 不過此時期 EDA 軟體大都是以附加的方式銷售, 這些公司大多還是以銷售工作站等硬體為主要業務與收入來源。

(2) 第二階段: 技術發展期 (1979 年~1992 年)

在此技術發展期階段中，可以說技術發展日新月異的快速成長階段，各種技術蓬勃發展，而各個新創EDA公司敦聘博士或專家進行相關研發工作，產業逐漸形成，並產生群聚效應(cluster effect)，以加州矽谷為中心。此階段的特色以專屬系統的技術發展為主，而且參與研究者的大量加入與多如繁星的研究報告(Paper) 紛紛發表。

發展的新創技術包括驗證與測試(Verification and Test)、佈局(Layout)、邏輯合成器(Logic Synthesis)、硬體描述語言(HDL-Hardware Description Language)、高階設計或系統階層設計(High Level Design or System Level Design)等。而此時期第二代與第三代EDA公司紛紛成立，其中有許多重要的新創公司成立，如1980年到1981年間成立的第二代EDA公司如Daisy、Mentor、Valid等公司，硬體搭配軟體的銷售模式成為主要營運模式。

直到1982年，SDA公司與ECAD公司成立，在1987年合併成為Cadence (益華科技)公司，首開先例成為單純的軟體公司，1987年同時期OSI公司成立，OSI後來發展成為 Synopsys (新思科技)，這些公司可說是第三代EDA公司，以純粹軟體的銷售模式成為EDA公司主流營運模式，而第二代EDA公司如Daisy、Valid等公司則被其他EDA公司所併購，在這個階段裡，併購成為產業擴張的重要模式。

(3) 第三階段: 技術成熟期 (1993 年至今)

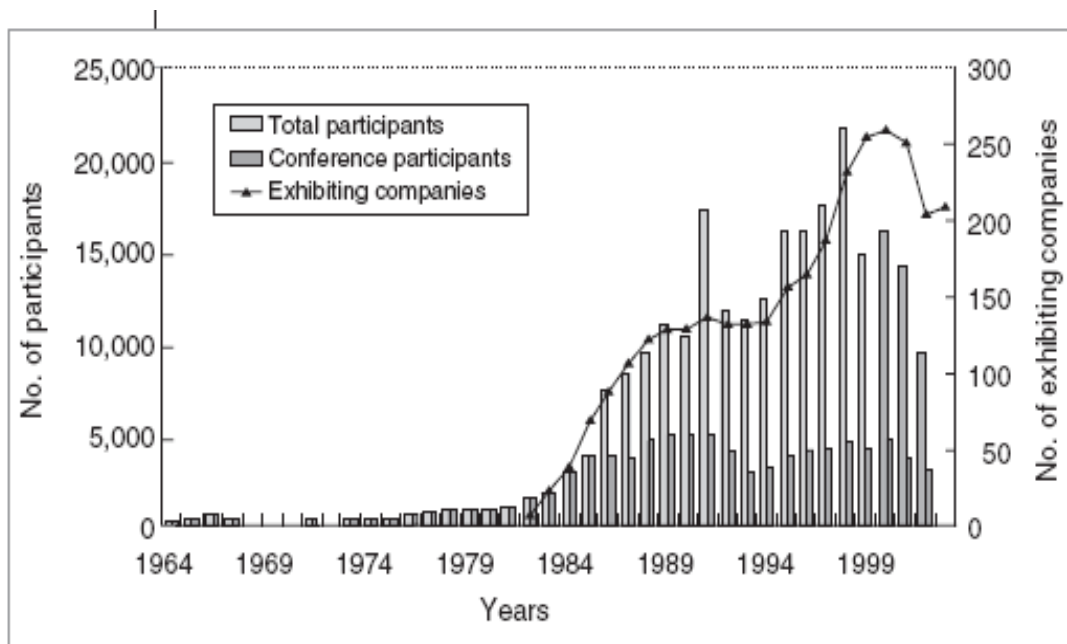
在此技術成熟階段中，技術創新速度緩慢下來，但同時間半導體產業卻繼續朝摩斯定律的法則前進，尤其 System on Chip (SoC)興起以後，所需各種整合技術，對 EDA 業者來說是一大挑戰。此階段的解決方案是整合佈局(Layout)、邏輯合成(Logic Synthesis)技術，即 IC 設計的前、後段流程整合。此階段的特色是技術發展減緩，研究者與研究報告(Paper) 都有趨緩的趨勢。

在這個階段裡，併購仍為產業擴張的重要模式，而應該留意的因為 EDA 既有技術的限制，EDA 業者應與 IC 設計公司建立夥伴關係，重新研發新的設計流程(Design Flow)。

(二) DAC 國際設計自動化研討會

國際設計自動化研討會(Design Automation Conference, DAC)是 EDA 技術的重要技術交流活動，DAC 是 EDA 產業及電腦輔助設計領域中最重要也最盛大的會議，是 EDA 技術研究者、EDA 業者、IC 設計業者、學術界與相關業界廠商，獲取自動設計領域中最新的技術資訊的重要平台。在 DAC 中會展示 EDA 業界最具突破性、功能最強的最新產品，而 DAC 也可以說是最快速的交易平台；另一方面，觀察 DAC 的各種資訊可以得到 EDA 產業最重要的技術發展指標。

DAC 的參與者和展覽廠商的數量統計如圖 4-1 所示。



資料來源：IEEE Design & Test of Computers, (November ~ December, 2003)

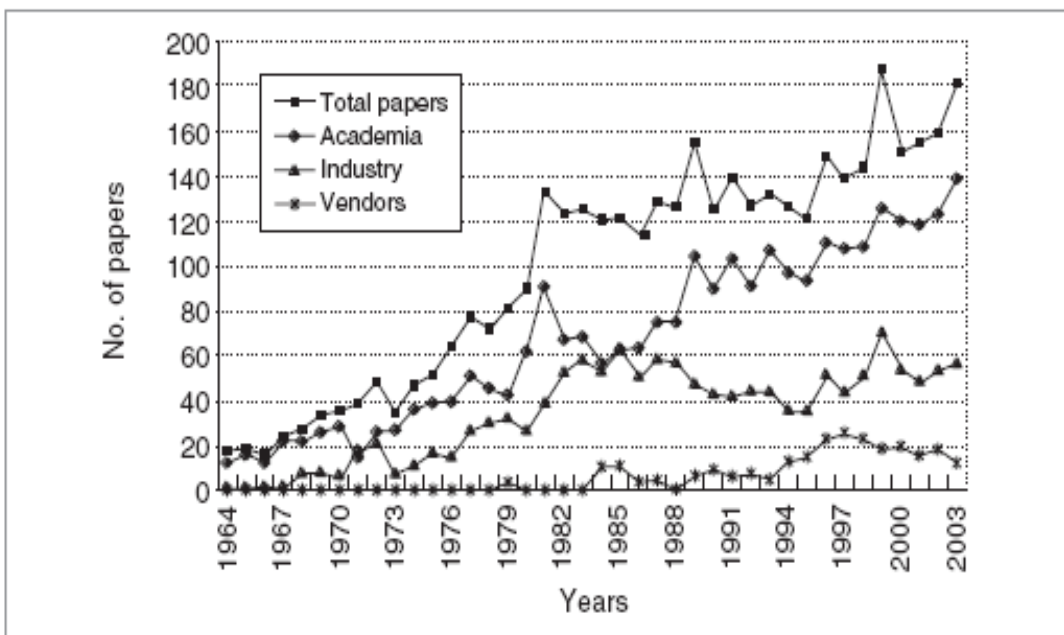
圖 4-1 DAC 的參與者和展覽廠商的數量統計(1964 年~2003 年)

由 DAC 的參與者和展覽廠商的數量統計，可以藉此分析產業技術的趨勢，在 EDA 技術新創期 (1964 年~1978 年)階段中，少數

創新先驅者率先進入 EDA 技術研發，DAC 也可以說是處於草創期，僅有少數的參與者和展覽廠商，在 EDA 技術發展期中 (1979 年~1992 年)，EDA 技術發展快速蓬勃成長，DAC 的參與者和展覽廠商的數量也快速成長，而在技術成熟期 (1993 年至今)，技術創新速度緩慢下來，相對的參與者和展覽廠商的數量也有減緩的現象。

相同的，由 DAC 發表論文的數量統計，也可以分析產業技術的成熟度，在 EDA 技術新創期 (1964 年~1978 年)階段中，少數創新先驅者率先進入 EDA 技術研發，DAC 也可以說是處於草創期，僅有少數的 DAC 論文發表，在技術發展期中 (1979 年~1992 年)，EDA 技術發展快速成長，DAC 發表論文的數量也快速成長，而在技術成熟期 (1993 年至今)，技術創新速度緩慢下來，而發表論文的數量也有減緩的趨勢。

DAC 發表論文的數量統計如圖 4-2 所示。



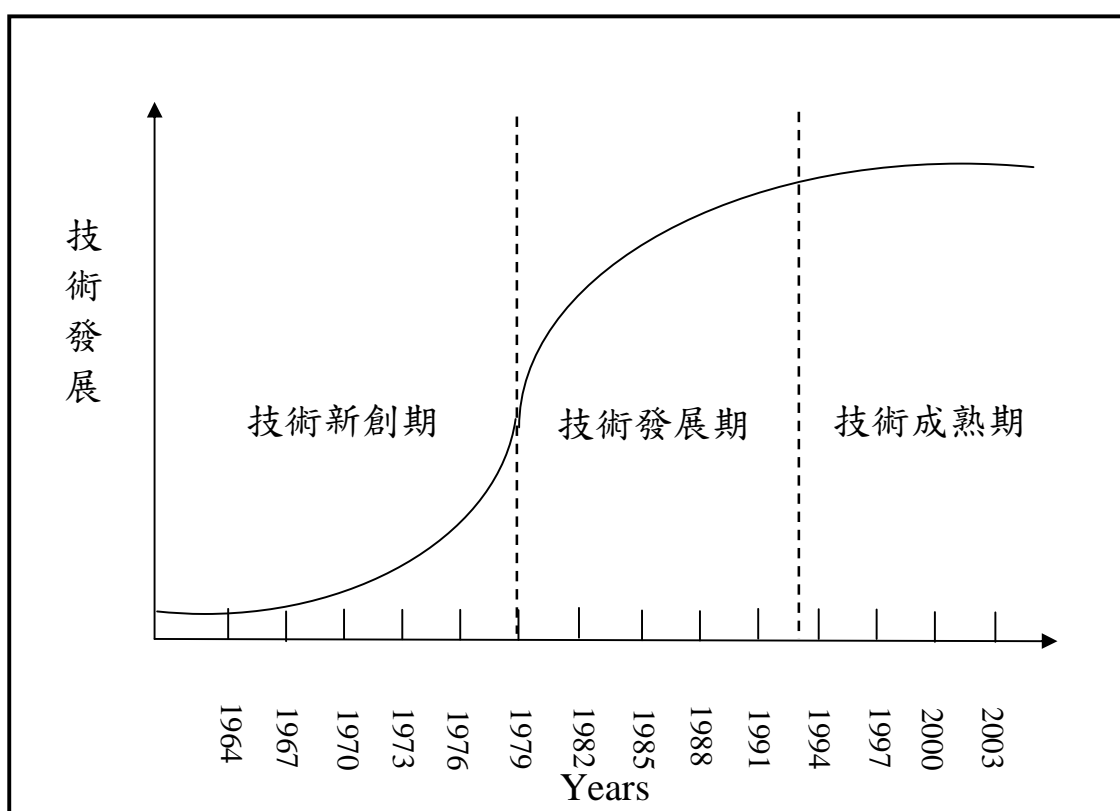
資料來源：IEEE Design & Test of Computers, (November ~ December, 2003)

圖 4-2 DAC 發表論文的數量統計(1964 年~2003 年)

(三) EDA 產業技術發展生命週期

由以上 DAC 的參與者和展覽廠商以及發表論文的數量統計，得知 EDA 產業技術的成熟度，在 1964 年到 1978 年是 EDA 技術新創期階段中，在 1979 年到 1992 年是 EDA 技術發展期，而 1993 年至今已是技術成熟期。

由以上的分析可歸納得知，EDA 產業技術發展生命週期如圖 4-3 所示。



資料來源：本研究整理

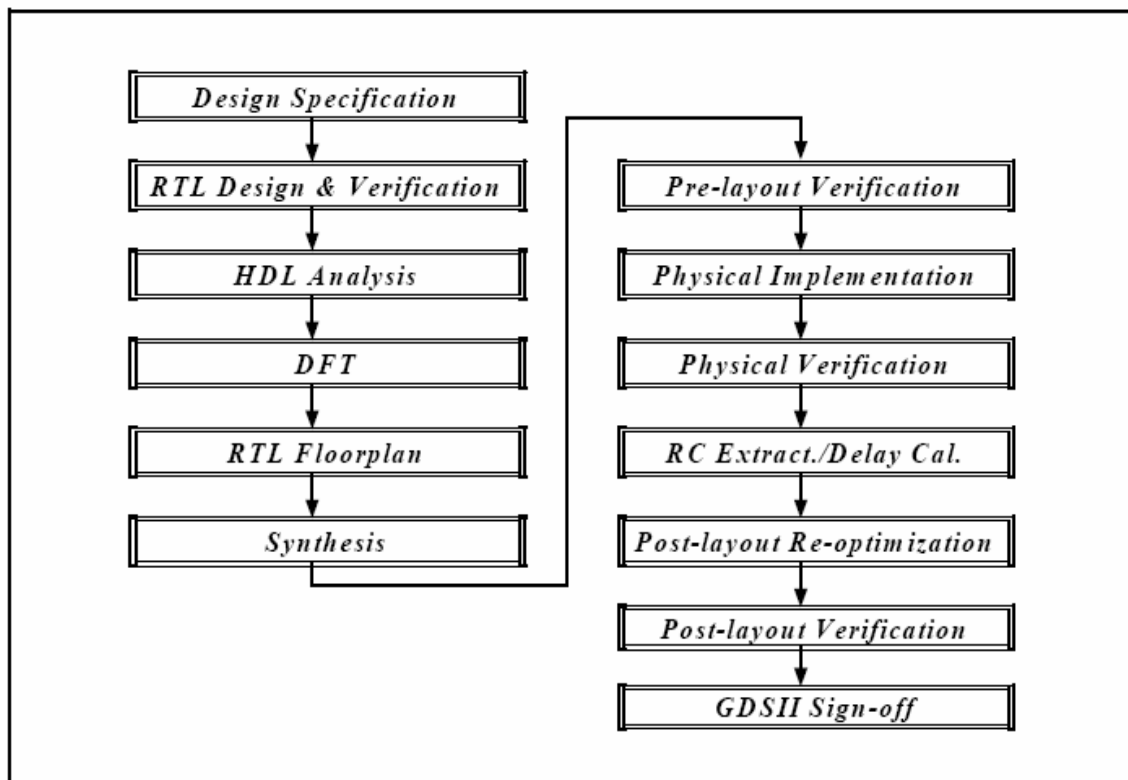
圖 4-3 EDA 產業技術發展生命週期

第二節 IC 設計流程與 EDA 技術分類與特性

EDA 工具供應業者主要提供 IC 設計所需要的模擬、合成、分析、驗證及自動配置與繞線的系統級軟體工具，並根據 IC 設計公司的產品及生產製程規劃及整合出一套完整的設計流程。

(一) IC設計流程與EDA技術

EDA 產業和 IC 設計流程有著密不可分的關係，而 IC 設計流程的任何變化都將牽動著 EDA 產業的發展動態。IC 設計流程從制定設計規格(Design Specification)開始，一直到產生 GDSII 格式的檔案為止，流程如圖 4-4 所示。



資料來源：工研院IEK(2005)

圖4-4 IC設計流程

EDA 產業技術的演進是隨著半導體產業的演進一起發展的，早期的半導體設計非常複雜，只有受過高度訓練非常專精的專家才具備必要技能，而隨著半導體產業漸趨成熟，半導體業廠商發展出堅實的設計規則，來設計新一代的半導體，IC 設計工程師確定什麼行得通、什麼行不通後，便發展出指導原則，例如線路的寬度與空間的安排等，最終把這些規則集成一部複雜的 EDA 軟體程式，從此電子工程師開始花較少時間學習詳細的電路理論，把更多時間花在學習邏輯與 EDA 軟體作業，熟悉 EDA 技術的工程師便成為新一代 IC 設計專家，而 EDA 技術開始大量的運用在 IC 設計上。

依半導體產業體系來看，EDA 為 IC 設計所需的軟體，為半導體製程技術提升的必需品，缺乏替代性產品。EDA 軟體的需求者為 IC 製造、設計業之研發及測試驗證人員。EDA 軟體業係位於半導體設計、製造的上游，藉由 EDA 的輔助，可縮短 IC 設計開發時間、提高市場競爭力，故對 IC 設計公司與半導體而言，可說是必備之設計工具。IC 設計流程從 IC 晶片的規格界定、設計輸入、實體設計、佈局繞線、模擬驗證、晶片製造等，都會應用到 EDA 工具，國內外的 IC 設計公司都會採用 EDA 工具來設計產品，加速產品上市。

(二) EDA 技術分類

EDA 工具大致上可分類為以下主要幾大類：

(1) 電腦輔助工具 (CAE - Computer-Aided Engineering)

電腦輔助工具主要運用於 IC 設計的前段流程，包括設計輸入(Design Entry)、模擬器(Simulator)、分析工具(Analysis)、合成器(Synthesis)、仿真器(Emulator)等。

(2) 實體設計及驗證工具 (CAD - Computer-Aided Design)

實體設計及驗證工具主要運用於 IC 設計的後段流程包括佈局(Layout)、繞線(Routing)、實體設計(Physical Design)、驗證(Verification) 等。

(3) 電路板佈局工具 (PCB Layout)

電路板佈局工具主要運用於設計電路板上佈局和繞線，應用電路圖輸入的工業標準，讓設計工程師完成電路圖輸入和模擬，以及電路板佈局和繞線的整個設計作業。由於晶片組的元件密度、速度和接腳數不斷增加，使得電路板設計人員更難在電路板上佈局和繞線，PCB 佈局工具讓主機板電路板設計工程師克服越來越複雜的電路板設計，並滿足線路時序和訊號完整性等工程條件的要求。

(4) 可製造性設計工具(DFM – Design For Manufacturing)

可製造性設計工具(DFM – Design For Manufacturing)是一套經過半導體生產驗證的工具，讓IC設計工程師在設計流程初期就能更快找出和解決潛在的生產良率的影響因素，進而提高奈米技術的生產成功機率。DFM可以提升半導體生產的良率，可以使IC設計業者與晶圓代工廠商提升效率和降低成本。導入DFM可有效縮小設計與製造差距。

不過，本研究要特別說明，在一般EDA產業的產業分析資料中，常將DFM歸類於CAD一大類之中，主要原因是DFM在IC設計業中大抵是運用於IC設計流程的後段，以便於使IC設計工程師在實體設計中先考慮晶圓製造的各種特性。但是，由於生產製程技術的提升，IC設計業者與晶圓專業代工業者的協同合作程度急遽增加，DFM的重要性與日劇增，相較之下，CAE、CAD與PCB Layout的技術發產已趨於成熟，所以本研究將特別強調DFM技術，並在隨後的研究之中成為研究的重心。

部份EDA業者也提供其他相關服務，大致上可分類為以下主要兩大類：

(5) 矽智財 (SIP, Silicon Intellectual Property)

提供IC設計公司在IC設計過程中所需的矽智財，SoC是半導體產業的趨勢，其中的優點就在於IP reuse，EDA公司也提供

IC設計公司在IP重複使用(reuse)的應用。不過矽智財提供者除了EDA公司之外，還有專業矽智財公司、設計服務公司甚或是晶圓製造公司等。

(6) IC設計服務 (IC Design Service)

提供IC設計公司在IC設計過程中的外包服務，目前IC設計服務大多是IC設計公司所需的設計後段的實體設計、驗證等工作。不過IC設計服務提供者除了EDA公司之外，還有設計服務公司，甚至晶圓製造公司也會提供某些設計服務。

以 EDA 工具應用功能別來分類，(1)CAE、(2)CAD、(3) PCB Layout 為 IC 設計相關的設計工具，而(4)DFM 則為 IC 製造相關的生產驗證工具。廣義 EDA 產業的定義為包含以上所述(1)~(6)所有 EDA 工具與相關服務的專業廠商，但是因為其他廠商也會提供矽智財與設計服務，但有些專業的矽智財與 IC 設計服務公司並不提供 EDA 工具，所以狹義 EDA 產業的定義僅為(1)~(4)，而(4) DFM 一般被歸類於(2) CAD 中，所以 EDA 產業的產業分析大多僅有(1)~(3)而已，本研究因產業資訊取得不易，所以有時會因資料來源不同，而在分析時會有不同的分析範圍。

(三) EDA 技術特性

EDA 技術有以下幾個重要特性：

- (1) EDA 技術尚未標準化，各 EDA 業者自行發展技術，IC 設計公司須根據本身的設計流程，視需要由 CAD 部門自行整合。
- (2) EDA 分為設計的前後段設計工具，所以最重要的是 EDA 公司必須能提供前後段設計流程整合解決方案。
- (3) IC 設計公司一旦採用某種 EDA 技術，由於設計的歷史資料檔案均以此為主，甚難轉換，有著不小的轉換成本。
- (4) 由於各 IC 設計公司的設計流程不盡相同，設計的規格條件也因為產品或製程需要不同有不同的取捨(trade-off)，往往要求

EDA 公司配合修改工具設計，售後服務成為 EDA 公司的成長負擔，但是也成為 IC 設計公司選擇 EDA 產品的重要考量。

- (5) 半導體的生產製程已經邁入 90 奈米、65 奈米，甚至邁入 45 奈米，但是 EDA 工具技術卻是落後於先進製程之後，而不是領先製程技術。

第三節 EDA 產業現況與發展歷程

(一) EDA產業的產值：

全球排名前二十EDA公司如表4-1所示。

表4-1 全球排名前二十EDA公司

單位：百萬美元

2004 排名	公司名稱	2002	2003	2004	2003-2004 成長率	2004年 市佔率
1	Cadence	1,204.6	1,018.5	1,060.2	4.1%	26.9%
2	Synopsys	1,129.9	1,160.5	1,038.2	-10.5%	26.4%
3	Mentor Graphics	598.4	630.2	635.0	0.8%	16.1%
4	Magma Design Automation	67.5	97.4	139.1	42.7%	3.5%
5	ARM	51.2	71.1	87.1	22.4%	2.2%
6	Agilent EEsof	90.0	87.0	79.9	-8.1%	2.0%
7	Zuken	60.1	70.6	71.8	1.7%	1.8%
8	Verisity Design	68.4	68.0	68.7	1.0%	1.7%
9	Synplicity	45.6	49.6	57.0	14.9%	1.4%
10	Ansoft	47.2	46.2	55.1	19.4%	1.4%
11	i2 Technologies	50.9	51.5	52.6	2.2%	1.3%
12	Nassda	37.2	34.4	41.5	20.4%	1.1%
13	Platform Computing	10.2	27.3	34.8	27.6%	0.9%
14	Novas Software	21.9	26.9	33.8	25.6%	0.9%
15	Silvaco International	26.9	30.3	31.2	2.9%	0.8%
16	Valor	17.8	21.9	27.0	23.4%	0.7%
17	Orbotech	23.3	25.0	25.8	3.0%	0.7%
18	The MathWorks	21.5	31.5	24.9	-21.0%	0.6%
19	Fujitsu	14.1	15.8	23.0	45.5%	0.6%
20	Altium	17.0	19.1	19.1	-0.2%	0.5%
	其 他	333.0	323.3	332.8	2.9%	8.4%
	總 計	3,936.6	3,906.2	3,938.5	0.8%	100.0%

資料來源：Dataquest(2005/06); 工研院 IEK (2005/10)

目前全球的EDA產業的整體市場產值在2004年為39億美元，在2005年已超越40億美元，2004年整體成長率為0.8%，EDA產業的整體市場產值在近三年呈現原地打轉，並未能持續成長，如前所敘，EDA產業處於技術成熟期，似乎不容易有大幅度的成長。

Cadence (益華科技) 與 Synopsys (新思科技) 是目前EDA產業中居於前兩大大廠的領先地位，Mentor Graphics則是目前全球第三大的EDA廠商。

在EDA產業的市場成長預估，在市場方面由於大陸與印度半導體產業新興市場的興起，在技術方面再加上 SoC 與 DFM 的技術需求，在產品方面由於消費性電子產品需求帶動的半導體產業的整體需求，整體EDA產業的成長仍有成長契機，但也因為EDA產業處於產業的成熟期，成長力道仍然有限。2004年~2009年整體EDA產業的成長預估如表4-2所示。

表4-2 2004年~2009年整體EDA產業的成長預估

單位:百萬美元

	2004	2005(e)	2006(f)	2007(f)	2008(f)	2009(f)	CARG(%) 2004~2009
CAE	2,021	2,072	2,294	2,519	2,786	3,103	9.0
ESL	134	172	244	331	459	615	35.7
RTL	1,258	1,272	1,397	1,522	1,643	1,780	7.2
Gate Level	433	431	456	464	474	486	2.3
Miscellaneous	196	197	198	203	210	223	2.6
IC CAD	1,439	1,411	1,479	1,601	1,788	1,955	6.3
PCB Design	478	478	501	535	581	634	5.8
Total EDA	3,938	3,962	4,274	4,655	5,155	5,693	7.6

資料來源: Gartner Dataquest(2005/12) ; 工研院 IEK (2006/03)

2004年至2009年具備年複合成長率超過20%的EDA次領域有: ESL設計與模擬(CAGR: 36%)、行為合成(CAGR: 55%)、ESL測試與驗證(CAGR: 20%)。由以上分析可知, ESL、RTL、IC CAD(含DFM)將繼續主導EDA產業市場的成長。

(二) EDA產業的發展歷程

以EDA產業的發展歷程而言有一大特點，那就是EDA業者以合併與併購或以策略聯盟的方式來獲得關鍵技術與攫取市場佔有率，形成EDA產業合併與併購行為的盛行。

分析其產業特性，Cadence主要是運用策略聯盟的方式，或是利用的購併手法取得其他小廠的關鍵技術及利基產品，使得Cadence可以在眾多對手夾擊下仍然保有領先地位，而Synopsys一直透過購併其他小廠來擴大營運規模與取得關鍵技術，相同的，Mentor Graphics也有許多購併行為。

以下茲就EDA產業三家主要業者Cadence、Synopsys與Mentor Graphics三家業者的歷史沿革與合併、併購與結盟等特性作一分析：

(1) Cadence的歷史沿革與的合併、併購與結盟

Cadence (益華國際電腦科技股份有限公司) 是目前全球最大的EDA業者，總公司位於加州聖荷西市，是1988年ECAD與美國另一家軟體工具公司SDA合併而成。為了確保領導地位，Cadence每年均投入超過營業額20%的大筆研發經費，在全球各地設立研究發展部門，以開發最新的技術。Cadence於2001年中轉投資益芯科技，主要對台灣客戶提供矽智財權(SIP)、IC設計服務等業務。值得注意的是，Cadence提出X Architecture全新IC設計架構，企圖利用創新技術來改變市場均勢，同時Cadence已經與包含台積電及聯電、IDM廠中的Infineon、STM、Toshiba、Sanyo等，及IP供應商ARM、光罩廠Toppan、DNP等，和半導體設備供應商Applied Materials、ASML、Canon、Nikon、KLA-Tencor等，超過40家公司締盟合作。Cadence近年採取併購的模式來擴大營運規模與取得關鍵技術，Cadence購併近年的行為如表4-3所示。

表4-3 Cadence近年購併行為

時間	購併公司	獲得技術及產品
2003.01	Celestry	UltraSim 電路模擬器、Nautilus 晶片校驗套件、可靠性分析工具、PRO 建模工具和特徵化服務部門
2002.06	Simplex Solutions	加強0.13 μ 設計技術
2001.12	Silicon Perspectives	獲取RTL設計工具能力提昇
2001.03	Plato Design	繞線到GDSII整個後端的解方案
2001.02	CadMOS	強化信號完整性工具
1999.06	OrCAD	強化在PCB設計自動化CAE/CAD工具
1998.07	Esperan	擴展教育服務之業務
1998.05	Symbionics	擴充IC與系統設計能力
1998.01	Ambit	邏輯合成為主

資料來源：Cadence(2003/08)；工研院IEK-ITIS計畫整理(2003/11)

(2) Synopsys的歷史沿革與的合併、併購與結盟

Synopsys (新思科技有限公司) 是目前全球第二大的EDA業者，總部位於美國加州山景市 (Mountain View)，1987年Synopsys的前身OSI公司成立，並在1992年正式掛牌上市，新思科技將亞太營運總部設於台灣，並於2004年9月成立「Synopsys台灣研發中心」，這也是外商EDA業者在台灣唯一成立的大型EDA研發中心中心，推動EDA工具的研發，提升台灣在EDA產業的研發能量。Synopsys也和台積電及聯電、ASIC廠中的IBM、Fujitsu、TI、Agere、NEC等許多半導體公司締盟合作。Synopsys近年也積極採取併購的模式來擴大營運規模與取得關鍵技術，Synopsys近年購併行為如表4-4所示。

表4-4 Synopsys近年購併行為

時間	購併公司	獲得技術及產品
2003.03	Numerical	光罩技術
2002.11	inSilicon	進軍通用IP市場
2002.10	Co-Design	Superlog語言的所有權
2002.06	Avant!	強化後段佈局產品實力

資料來源：Synopsys(2003/08)；工研院IEK-ITIS計畫整理(2003/11)

(3) Mentor Graphics的歷史延革與的合併、併購與結盟

Mentor Graphics 明導國際，創立於 1981 年，總公司位於 Wilsonville, Oregon，台灣分公司成立於 1986 年，分別在台北與新竹均設有辦公室，於全球有 66 個銷售據點，Mentor 提供微米製程技術與系統單晶片設計技術所需的創新產品與完整解決方案。Mentor Graphics 近年也相同採取併購的模式來擴大營運規模與取得關鍵技術，Mentor Graphics 近年購併行為如表 4-5 所示。

表4-5 Mentor Graphics近年購併行為

時間	購併公司	獲得技術及產品
2002.05	Innoveda	QUIET、PowerPCB、PADS
2002.03	Ikos	強化模擬加速能力
2001.02	CADIX	PCB設計工具市場
2000.05	Escalade	提高在HDL圖形設計市場技術

資料來源：Mentor Graphics(2003/08)；工研院IEK-ITIS計畫整理(2003/11)

EDA 產業的購併行為造就 Cadence、Synopsys 與 Mentor Graphics 三大業者，不過購併的動作恐怕不會停止，當 EDA 產業經過一個階段的整併之後，EDA 產業有明顯大廠出現時，會更有利於推動產業標準。另一方面，小型廠商必須面臨大廠競爭及購併的雙重威脅，在擬定本身的產品競爭策略，如何切入利基市場將是首要思考的問題。

(三) EDA產業業者的營運範疇

EDA業者透過購併來擴展營運範疇，以2005年營業額分析，前五大EDA產業業者依次為Cadence、Synopsys、Mentor Graphics、Magma Design Automation和ARM，各家因為核心能力、策略選擇、市場競爭與發展歷程有所不同，形成營運範疇各有不同，形成各有專精領域的產業特性。

以EDA產業業者的營運範疇分析，EDA產業業者第一大Cadence在CAE、CAD、PCB Design等工具與Design Service等具有領先地位但是在DFM與SIP則無相對應產品，而第二大業者Synopsys各項工具與服務一應俱全但沒有PCB Design工具，第三大業者Mentor Graphics擁有EDA各項工具與服務但沒有Design Service的相關服務，第四名的Magma Design Automation僅有CAD設計工具。

EDA產業業者2005年的營運範疇如表4-6所示。

表4-6 EDA產業業者的營運範疇

2005 排名	公司名稱	CAE	CAD	PCB Design	DFM	SIP	Design Service
1	Cadence	◎	◎	◎			◎
2	Synopsys	◎	◎		◎	◎	◎
3	Mentor Graphics	◎	◎	◎	◎	◎	
4	Magma Design Automation		◎				
5	ARM					◎	

資料來源：各家公司網站(2006/05)；本研究整理

而第五名的ARM則為專業SIP矽智財提供者，現為全球專業SIP業界第一名，2004年全球前十大SIP公司排名如表4-7所示。

表4-7 2004年全球前十大IP公司排名

單位:百萬美元

2004年 排名	公司名稱	2003年 營收	2004年 營收	2004年營 收成長	2004年 市佔率
1	ARM	175.2	312.2	78.2%	24.5%
2	Rambus	118.2	144.9	22.6%	11.4%
3	TTPCom	76.4	104.1	36.3%	8.2%
4	Synopsys	78.9	76.2	-3.4%	6.0%
5	MIPS	40.4	56.7	40.5%	4.5%
6	Virage Logic	40.6	53.0	30.5%	4.2%
7	Ceva	36.8	38.5	4.6%	3.0%
8	Imagination	23.6	28.6	21.3%	2.2%
9	Mentor Graphics	22.2	27.3	22.8%	2.1%
10	Silicon Iamge	14.2	20.8	46.7%	1.6%
	整體SIP產業產值	1,056	1,274	20.7%	

資料來源：Dataquest(2005/04)；工研院IEK(2005/10)與本研究整理

本研究主要的研究範圍是針對狹義EDA產業的定義，即僅針對EDA工具的狹義產業營運範疇做研究，以避免研究範圍混淆。

第四節 台灣EDA產業發展

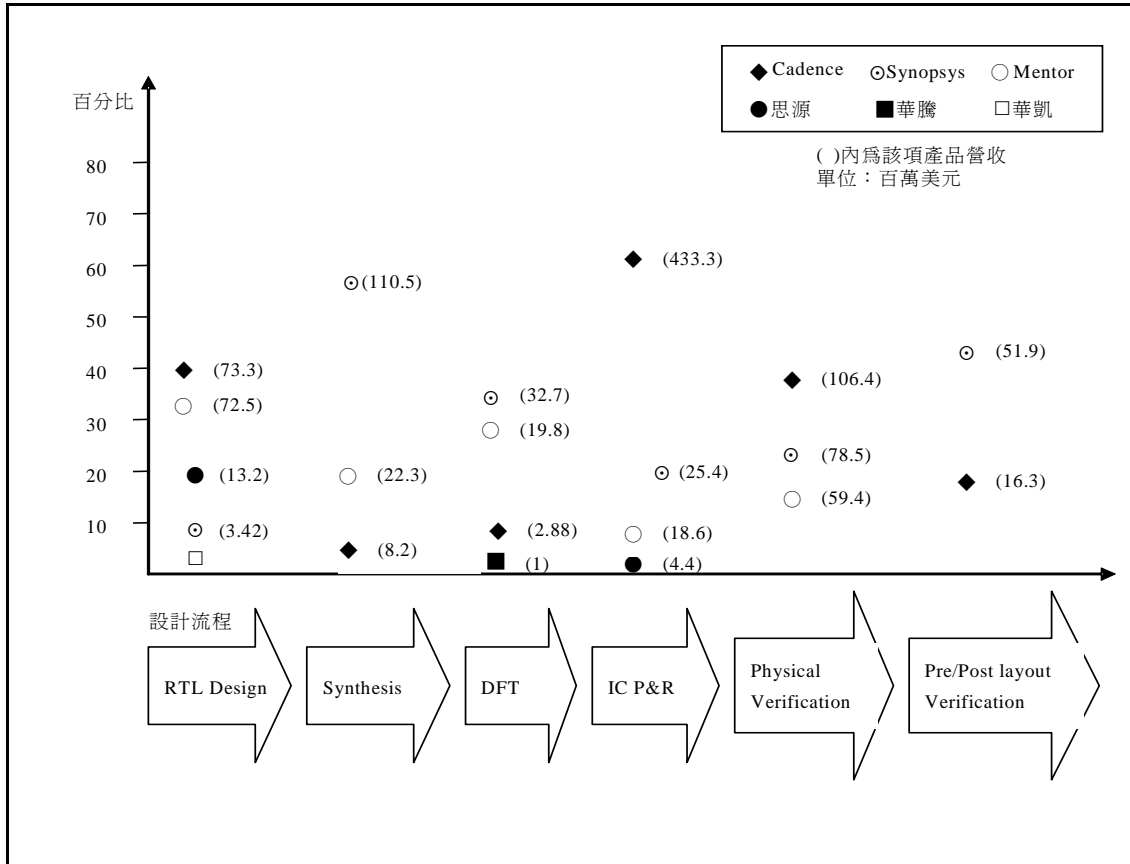
思源科技(Spring Soft)成立於 1996 年，為一從事電子設計自動化軟體研發、設計、行銷及積體電路設計自動化軟體環境的技術諮詢的專業 EDA 廠商，致力於為 IC 設計業提供最佳的設計產品、全面化的解決方案以及即時的諮詢服務。思源目前為台灣最大的 EDA 供應商，雖然現在在全球 EDA 產業的市場佔有率尚未進入前十名，但是藉著 IC 設計前段 CAE 高階的分析與除錯工具 Debussy 及最近新開發的後段佈局工具，目前思源在全球 EDA 業界的知名度已經慢慢的打開，2005 年全年營收達到 20.6 百萬美元。思源由轉投資的美國 NOVAS (USA) 公司負責美國及歐洲的銷售業務。另一方面，思源也是國內最大的 SIP 矽智財廠商，現為全球專業 SIP 業界第 15 名，思源已然成為台灣 EDA 供應商的領導者。

華騰科技(SynTest)在 1990 年創立，專精於 IC 設計前段測試和錯誤模擬程式提供解決方案及相關技術諮詢服務。主要產品有測試能力分析 TurboCheck，及可以掃描合成及自動測試圖樣產生程式的 TurboScan，錯誤模擬程式的 TurboFault 以及提昇錯誤涵蓋率程式的 TurboFCE 等工具，產品集中在 IC 設計前段的部分。華凱科技(EverCAD)創立於 1998 年，主要研發類比、混合信號及 SoC 設計的模擬分析驗證工具上。華凱科技是一個較小型的 EDA 廠商，經營的產品為應用在類比、混合信號及 AdiT 的 SoC 設計模擬分析驗證工具。

台灣市場仍有其他新的 EDA 業者陸續加入，例如知億科技針對數位訊號 IC 設計流程中工程改版的需求，整合 IC 設計前後端，專為 IC 工程改版(Functional ECO)的工具—Tweaker。另一個業者穎想科技推出 TimeCraft 為靜態時序分析工具，具有快速的執行速度及先進的分析功能。另外本土的益芯科技則是由 Cadence 轉投資，成立於 2001 年，主要提供 SIP、IC 設計服務、SoC 設計架構及設計方法顧問等。

目前台灣 EDA 產業的發展程度不如半導體產業其他行業蓬勃發展，而且，產品大多集中在 IC 設計前段與主要 EDA 業者提供 IC 設計工具的互補或利基工具的技術上。由此可知，台灣的 EDA 廠商都是先集中資源針對利基市場研發 EDA 工具，以確保在短期間內能生存下來；再逐步擴充產品線，以求滲透 EDA 市場。

國內外 EDA 廠商產品分佈及營收情形分析如圖 4-5 所示。



資料來源：Cadence, Synopsys, Mentor Graphics, 思源, 華騰, 華凱; 工研院 IEK-ITIS 計畫(2003/12)

圖 4-5 國內外 EDA 廠商產品分佈及營收情形

另一方面，本土小型廠商必須面臨國際 EDA 大廠競爭及購併的雙重威脅，在擬定本身的產品競爭策略，如何切入利基市場將是首要思考的問題。

第五節 EDA產業與技術的未來發展

如同本研究所敘，根據 EDA 產業技術發展生命週期分析，EDA 產業在 1993 年已邁入技術成熟期，而根據近三年 EDA 產業的產值，產業的整體市場產值呈現原地打轉，並未能持續成長，EDA 產業處於技術成熟期，似乎不容易有大幅度的成長。那麼 EDA 產業的未來應該如何發展，已成為 EDA 業者的首要問題。

由於各家 EDA 公司對於 DFM 的營業額等數據均視為高度機密，且提供 DFM 的 EDA 公司多達 87 家，其中有許多是未上市公司，無法作完整的營業額成長統計，本研究僅針對業內主要 EDA 公司，過去營業額的成長率及未來可能的成長率預估，作一個統計整理。

因為 EDA 產業處於技術成熟期，各項業績不容易有大幅度的成長，成長率多在 10% 以下，甚至有負成長的現象，而 DFM 的成長率都超越 10% 以上，都有兩位數字的良好成長，相對於 EDA 其他產品而言來說，DFM 的成長率是非常高的，DFM 成為 EDA 產業中唯一大幅成長的領域，應該可以歸功於半導體業者製程的進步，以及對於 DFM 技術貢獻的肯定，本研究將進一步深入探討此一現象。

2003 年~2007 年 EDA 產業各項領域的成長率如表 4-8 所示。

表 4-8 2003 年~2007 年 EDA 產業各項領域的成長率

成長率	2003 年 (實際)	2004 年 (實際)	2005 年 (預估)	2006 年 (預估)	2007 年 (預估)
CAE	-4.1%	6.1%	2.5%	10.7%	9.8%
IC CAD	3.4%	-6.7%	-1.9%	4.8%	8.2%
DFM	32.5%	21.7%	22.1%	18.7%	15.9%
PCB	0.4%	3.7%	0.0%	4.9%	6.9%
Total EDA	-0.8%	0.8%	0.6%	7.9%	8.9%

資料來源: Gartner Dataquest(2005/11); 本研究整理

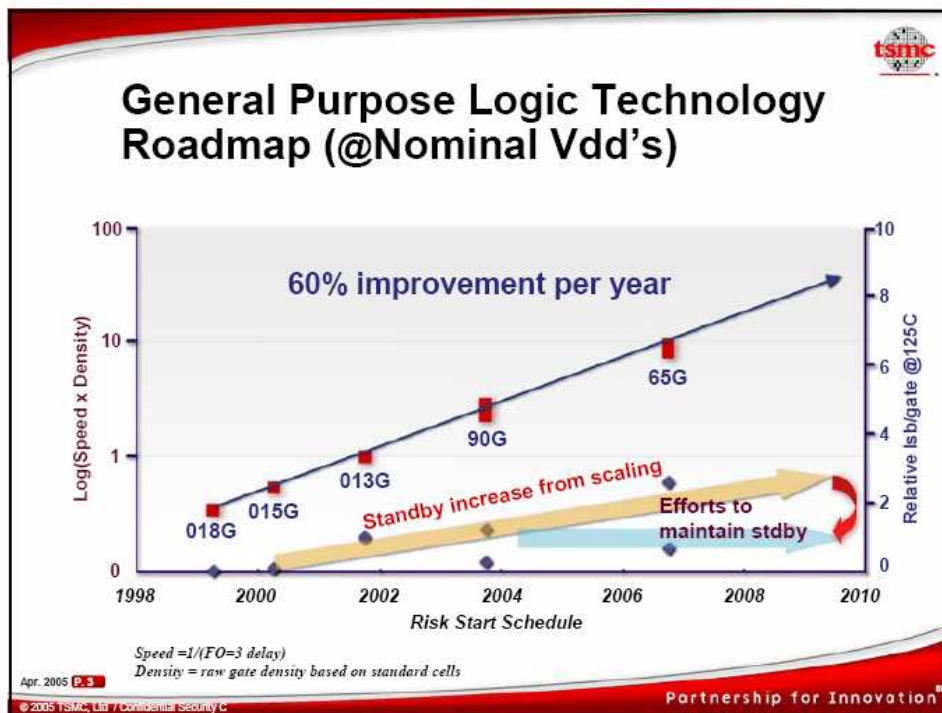
由於 EDA 產業的成長的來源主要以 EDA 技術的發展為核心，本研究以兩項較主要的 EDA 技術發展 DFM (Design For Manufacturing 可製造性設計工具)與 X 設計架構 (X architecture) 逐一作分析：

(一) DFM (Design For Manufacturing; 可製造性設計工具)

DFM 是一套經過半導體生產驗證的工具，讓 IC 設計工程師在設計流程初期就能更快找出和解決潛在的生產良率的影響因素，進而提高奈米技術的生產成功機率。DFM 可以提升半導體生產的良率，可以使 IC 設計業者與晶圓代工廠商提升效率和降低成本，由於生產製程技術的提升，IC 設計業者與晶圓專業代工業者的協同合作程度急遽增加，DFM 的重要性與日劇增，導入 DFM 可有效縮小設計與製造差距。

由於半導體製程的演進，幾乎每年有 60% 的技術增長，自 1999 年半導體製程的發展主力為 .18 微米(um)，發展到 2000 年半導體製程的發展主力為 .15 微米(um)，到 2002 年半導體製程的發展主力為 .13 微米(um)，2004 年半導體製程的發展主力已經是 90 奈米(nm)，預估到 2007 年半導體製程的發展主力將會是 65 奈(nm)，伴隨著半導體製程的演進，製造技術越來越複雜，因為晶片中的各項元件與繞線的密度越來越高，交互影響的程度也越來越嚴重，而可能造成半導體生產良率的下降，代表著半導體製造時存在的風險增加，由此可見，半導體製程的演進對半導體製造廠商有極大的影響，如何維持或提升半導體生產良率是半導體產業廠商最重要的課題。

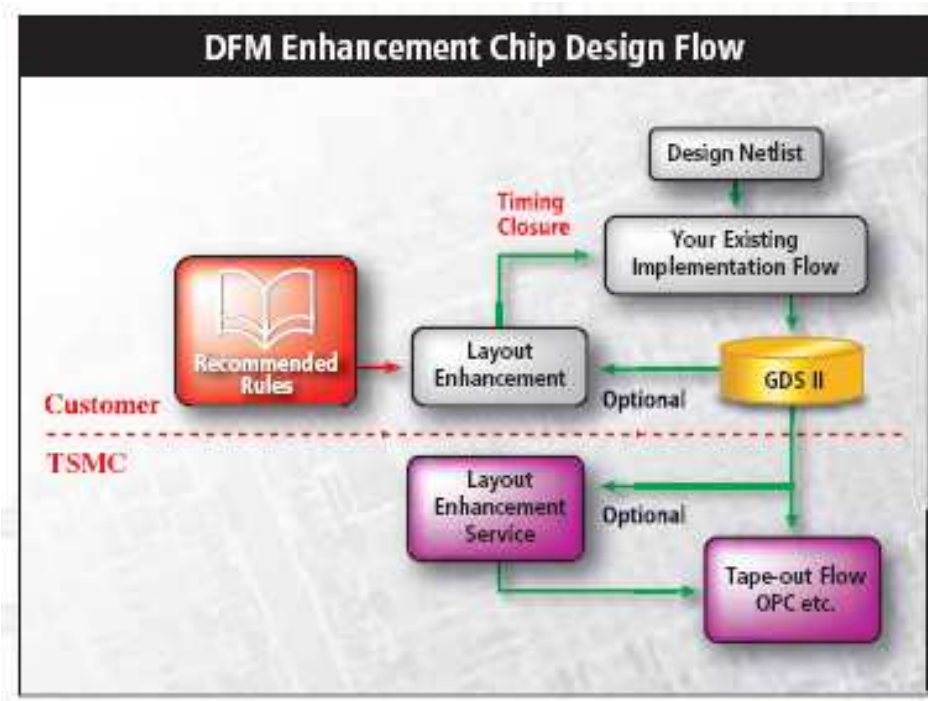
半導體製程的演進如圖 4-6 所示。



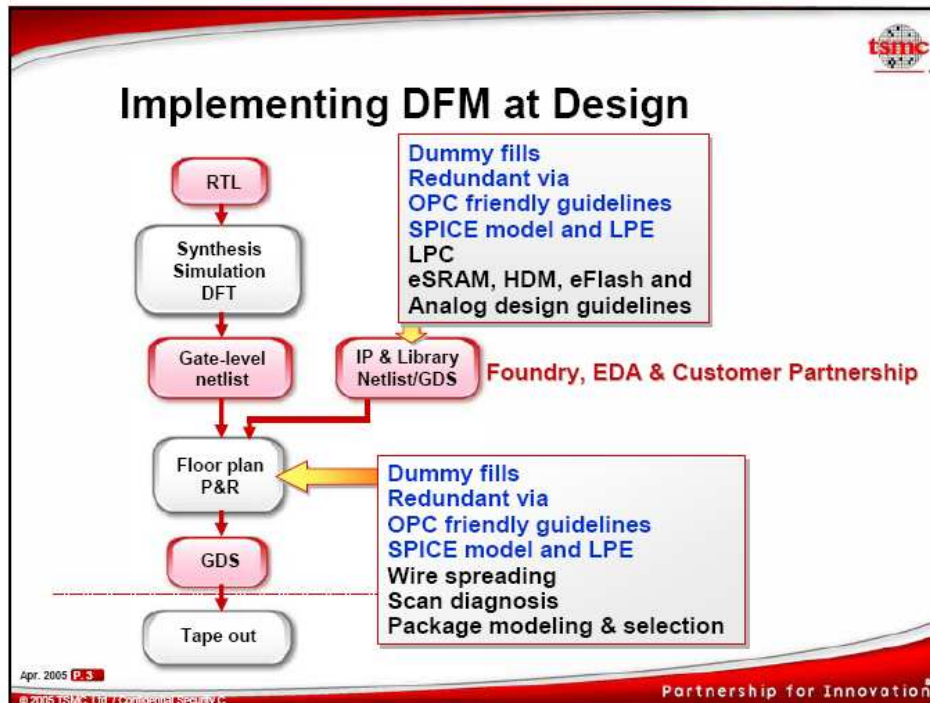
資料來源：台積電(2006)
圖 4-6 半導體製程的演進

半導體製造廠商尤其是晶圓代工業者極力推展DFM，其主要原因就在於DFM可以提升半導體生產的良率，有助於IC設計業者與晶圓代工廠商提升效率和降低成本，例如台積電就提供客戶IC設計業者DFM相關IC設計的參考，建議客戶在實體佈局設計時，使用建議的IC設計規則 (Recommended Rules)，以便提升生產的良率，甚至還提供佈局加強服務(Layout Enhancement Service)，在客戶IC設計的同時，就考慮DFM 的良率改善方案，由以上的分析可知，DFM對於半導體製造廠商提升良率有極重要的貢獻，EDA廠商應積極與半導體製造廠商甚至IC設計業者合作，以發展DFM的應用效能，提升DFM的價值。

台積電加強DFM的IC設計流程如圖4-7所示，運用DFM的IC設計流程如圖4-8所示。



資料來源：台積電(2006)
圖 4-7 台積電加強 DFM 的 IC 設計流程

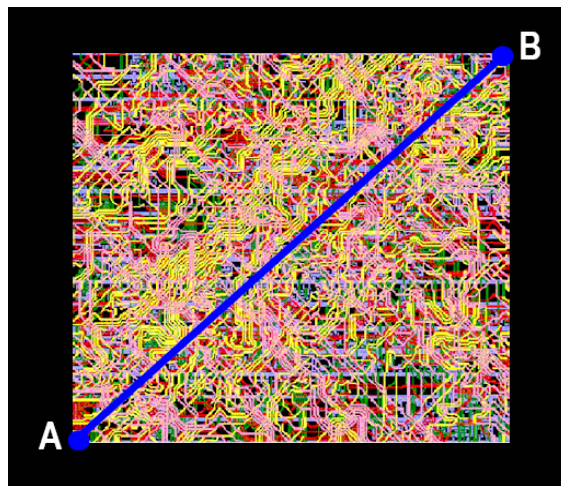


資料來源：台積電(2006)
圖 4-8 運用 DFM 的 IC 設計流程

(二) X設計架構 (X architecture)

X 設計架構是由 Cadence (益華電腦)、台積電、聯電、美商應材(Applied Materials)、凸版印刷(Toppan Printing)等半導體產業大廠於 2001 年組織 X Initiative 組織，並宣布 X Architecture 設計架構，從設計到生產製造、驗證等所有製程藍圖都相當的完整。X Initiative 組織成立至今，已有四十多家全球重要半導體廠、光罩廠、設備廠加入該協會，包括台積電、聯電、Infineon、STM、Toshiba、Sanyo 等，及 IP 供應商 ARM 與半導體設備供應商 Applied Materials、ASML、Canon、Nikon、KLA-Tencor 等，超過 40 家公司締盟合作。

到目前為止，絕大部分的 IC 設計大多是傳統的曼哈頓式設計方法，也就是說在實體佈局設計時，都是使用 90 度直角的繞線方式，而 X 設計架構則提出另一種全新的實體佈局的繞線方式，即對角線 45 度斜角的繞線方式，這種對角線 45 度斜角的繞線方式，就是 X 設計架構(X Architecture)。X 設計架構如圖 4-9 所示，A 點至 B 點 45 度斜角的的佈局繞線方式即為 X 設計架構。



資料來源：Toshiba(2006) 及本研究整理

圖 4-9 X 設計架構

以 X 設計架構而言，此一技術可能對於減低繞線長度、降低漏電流(leakage)、降低整體電能耗損、甚至可以減少金屬層(Metal

Layers)的佈局繞線需要，也因此可以節省一層光罩製作，當然也省掉一層晶圓廠的製作流程。據業者聲稱，採用 X 設計架構可以縮減晶片面積，甚至提升良率，整體成本更可大幅下降。如果 X 設計架構技術研發過程順利，對於半導體產業將產生革命性的創新，可以對於整個半導體產業將帶來相當大的正面效益。

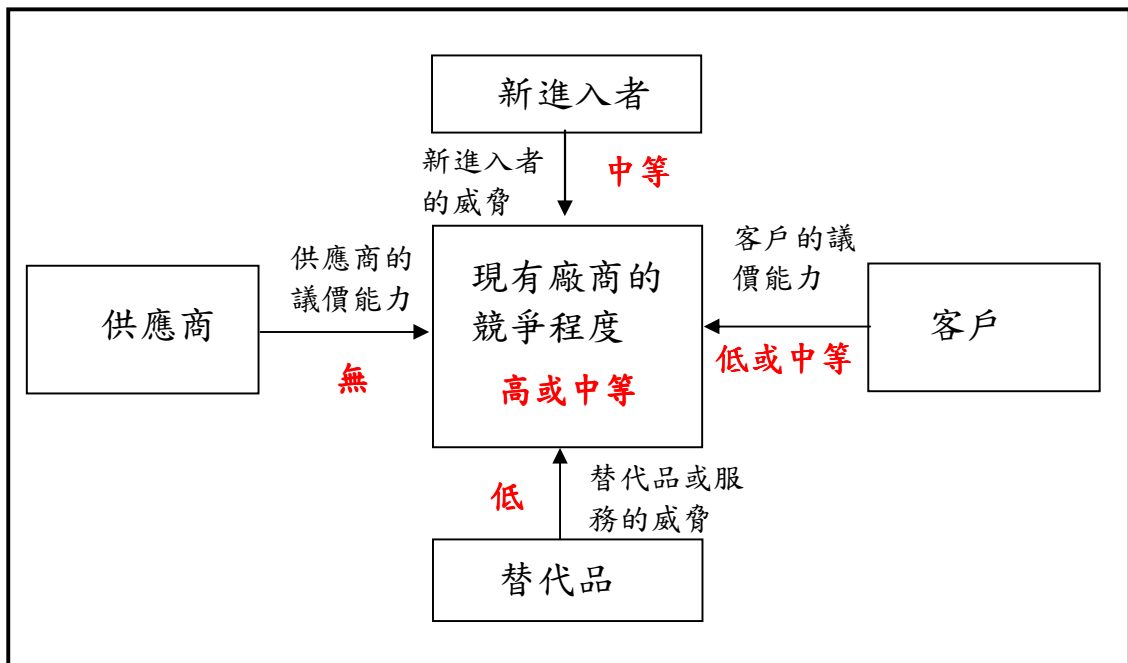
EDA 廠商在 X 設計架構中扮演整個 X Initiative 組織合作系統的技術提供與傳遞的角色，面對新的 X 設計架構，必須結合設備廠商、EDA 廠商及 IC 設計業者、半導體製造商、封測廠商、甚至是系統廠商一同合作解決。不過，當然也有一些 EDA 業者對 X 設計架構持不同的看法，畢竟要 IC 設計工程師在短時間內，完全將設計轉換為 X 設計架構有實質上的困難，更何況 X 設計架構尚有一些技術問題待解決。不過，X 設計架構如果成功，對於半導體產業或是 EDA 產業都將是革命性的創新，勢將造成 EDA 產業業者的版圖重新洗牌。

第六節 EDA 產業競爭分析

EDA產業有一大特性，即轉換成本較高，IC設計公司一旦採用某種EDA工具即不易轉換，因為IC設計工程師熟悉EDA工具，如果要轉換必須重新學習，而且先前設計的歷史檔案資料庫會因為EDA工具不同而必須作一定程度的轉換，所以EDA工具有著不小的轉換成本，是以EDA工具業者在市場上對客戶擁著較佳的議價力地位。

目前全球的EDA市場已被Cadence、Synopsys與Mentor Graphics三家業者所寡占，光這三家公司的市佔率就達到整體EDA產業的71%，其他公司的市佔率則低於10%以下，與前三名的差距愈來愈大，所以說EDA產業型態處於寡占型態，有大者恆大的趨勢。

以下以五力分析來分析EDA產業的競爭，如圖4-10 EDA產業的競爭態勢所示。



資料來源：本研究整理
圖4-10 EDA產業的競爭態勢

(1) 現有廠商的競爭程度：高或中等

由於EDA產業處於技術成熟期，產品差異性不易突顯，雖然EDA產業呈寡佔的態勢，但是整體市場產值近三年呈現成長不易，EDA業者彼此強烈競爭以擴大市佔率，除了在少數競爭較少的利基型產品之外，往往出現EDA業者削價求售的窘境，所以EDA產業現有廠商的競爭程度為高或中等。

(2) 新進入者的威脅：低

由於EDA工具有著不小的轉換成本，所以EDA產業的新進入者並不容易快速切入市場，進入障礙極大，除非EDA技術出現不連續的技術創新，EDA產業的新進入者能打破了原有的競爭態勢，才會威脅到現有的業者，而且EDA既有業者常採取併購新興公司以斷絕其威脅，所以EDA產業新進入者的競爭程度為低。

(3) 供應商的議價能力：無

EDA產業因無主要供應商或技術提供者，所以並無供應商的議價能力問題，但是要注意的是，一旦EDA業者希望切入某一個技術領域或獲得某一個關鍵技術時，往往採取併購的模式將目標公司併購，以便掌握關鍵技術與市場，而非採取建立供應商的模式。

(4) 客戶的議價能力：低或中等

EDA產業呈寡佔的態勢，加上EDA工具有著不小的轉換成本，且EDA工具是IC設計業和半導體業產品或服務的競爭力來源，重要性程度高，EDA工具業者在市場上對客戶擁著較佳的議價力地位。相對的，客戶的議價能力為低或中等。

(5) 替代品或服務的威脅：低

IC設計業者和半導體業者對替代品更換期間所產生的轉換成本很高，而且現今或未來並無替代品或服務出現的跡象，所以替代品或服務的威脅為低。